作业4：FFT

采用硬件RTL代码实现FFT算法，可对连续输入串行数据以64点进行分组完成FFT运算。具体实现方法和输入输出接口不做硬性要求，可以自行定义。

FFT输入I/Q数据为8bits有符号数，输出I/Q数据20bits。数据存储模块可以用verilog二维数组建模

DFT基本公式如下



给出算法结构设计以及VerilogHDL RTL设计代码。